



Descriptivo

Diseño y Simulación de Sistemas Digitales Concurrentes Empleando Altium Designer

Descripción:

El diseño digital moderno emplea herramientas de síntesis de circuitos concurrentes, los cuales para su verificación requieren de largas secuencias de señales de excitación que permitan evaluar el correcto funcionamiento del diseño. Empleando Altium Designer se tiene integrado las herramientas necesarias para realizar el diseño y verificación de estos circuitos digitales que con el conocimiento adecuado de su uso es posible realizar una verificación completa del diseño bajo prueba. Lo anterior garantiza que los diseños realizados con ALTIUM Designer bajo esta metodología tengan un grado mayor de calidad en su implementación.



Dirigido a:

Estudiantes y docentes de ingeniería electrónica o afines que desean profundizar en las técnicas de diseño digital concurrente empleando Verilog® en la generación del testbench bajo el entorno de diseño de Altium Designer®



Objetivo:

Demostrar experimentalmente las capacidades de Altium Designer en el diseño y simulación de circuitos digitales concurrentes en los cuales los vectores de simulación y testbench son implementados con Verilog®



Temario:

- Diseño digital concurrente
- Diseño del testbench para la simulación del diseño digital concurrente
- Simulación y análisis de los resultados
- Verificación final del diseño digital concurrente.



Instructores:

Miguel Ariza Trivino

Ingeniero Electrónico, investigador universitario y especialista en desarrollo de equipos electrónicos, amplia experiencia en capacitaciones e implementación de diseño y desarrollo de equipos electrónicos. Miguel cuenta con Certificaciones Internacionales como: Certified Interconnect Designer IPC, Austin Texas, 2004 Altium Certified Series Altium, San Diego, California, 2004 Altium Certified Advanced Series Altium, San Diego, California, 2007