

Webcast

Aceptabilidad en los Ensamblajes sobre Circuitos Impresos, bajo la Norma IPC 610A

Descripción

Cuando desarrollamos circuitos impresos uno de los criterios más importantes es el DFT (Design For Testing) que nos permiten comprobar el comportamiento de nuestro diseño y además de ayudarnos a dilucidar los criterios de aceptabilidad para tal diseño. Un diseño que no sea sometido a un protocolo de aceptabilidad estará expuesto a posibles fallas ya sean involuntarias o fallas de fondo por causa del diseño. En la actualidad existen protocolos muy fuertes para aceptabilidad de circuitos impresos que permiten hasta cierto punto garantizar un funcionamiento adecuado y aceptación para la interacción en aplicaciones complejas.

Dirigido a

Ingenieros, diseñadores, maestros, investigadores y estudiantes interesados en el uso y conocimiento de las herramientas de diseño avanzadas para el campo de la electrónica.

Objetivo

- Estudiar el origen de los estándares de aceptabilidad
- Analizar algunos criterios importantes a nivel mundial de aceptabilidad: militares, aeroespaciales, industriales y aplicaciones médicas.
- Aprender los criterios para aceptabilidad desde el enfoque de la manipulación de los circuitos impresos.

Temario

- Entendiendo los requerimientos generales para la aceptabilidad.
- Requerimientos de aceptabilidad desde el enfoque militar, aeroespacial y médico.
- Consideraciones de aceptabilidad en la fabricación de PCB
- Consideraciones de aceptabilidad en el montaje de componentes.
- Criterios de aceptabilidad en modificaciones y reparaciones.

Instructores

Gerson David Cruz Capador

Ingeniero Electrónico de la Universidad Distrital Francisco José de Caldas; Maestrante en Ingeniería Electrónica y de Computadores de la Universidad de los Andes. Amplia experiencia como ingeniero de desarrollo electrónico en empresas de los sectores aeroespacial y petrolero. Docente universitario en Ingeniería Electrónica y Mecatrónica en el área de sistemas embebidos y electrónica, instructor especializado en herramientas de desarrollo electrónico e instructor especializado de Maple para Latinoamérica.

Información General

Duración

1 Hora

Fecha de Inicio

Vie. 13 de Oct de 2017

Horarios

San José de Costa Rica 10:00 a.m

México D.F. 11:00 a.m

Bogotá 11:00 a.m

Quito 11:00 a.m

Lima 11:00 a.m
Caracas 11:30 a.m
Bolivia 12:00 m
Buenos Aires 1:00 p.m
Santiago 1:00 p.m

Herramientas de apoyo



Políticas

Para conocer en detalle las condiciones y políticas de participación en los eventos, ingrese a nuestro link <https://www.software-shop.com/formacion/politicas>

Inscríbete ahora